

「LTCCインターポーザ基板製品」開発、市場投入

株式会社 ヨコオ
 東京都北区滝野川 7-5-11
 TEL:03-3916-3111(代表)

■要 旨

ヨコオは、蓄積してきたセラミック技術を応用して、半導体検査用プローブカードやLSI用パッケージ基板向けに、高多層かつ微細パターンに適したLTCC(※1)によるインターポーザ基板技術の開発に成功し、その一部を利用した製品の出荷を開始しました。

■製品化への経緯

当社はアンテナ・コネクタの総合メーカーとして、携帯電話を中心としたアンテナおよび周辺回路モジュールの小型・高性能化要求に対応するため、また、回路検査用コネクタ分野において先端のLSI ウェハ検査で求められる高度な市場ニーズに対応するため、回路の高速化・微細化・3次元化を可能とするLTCC技術開発に注力し、技術の蓄積を続けてきました。

その結果、微細パターンの多層積層技術を飛躍的に進展させ、今回の「インターポーザ基板製品」の製品化に至りました。

■「インターポーザ基板製品」の概要

今回開発した「インターポーザ基板製品」は、当社が従来から開発・製造販売している極小径垂直コンタクトプローブ(最小φ96μm)および検査用テストヘッドを利用し、狭ピッチ(最小200μm)・多ピン配列の半導体ウェハ検査用プローブカードに対応しています。

「インターポーザ基板製品」の仕様概要は、下記の通りです。

- 導体材料 : Ag系(表面パッドAuメッキ)
- 基板サイズ : 90×90×t 4.5 mm
- 層数 : 約50層
- パッド径 : Min. 110μm
- パッドピッチ : Min. 200μm
- パッド数 : 約5,000パッド
- ライン/スペース : Min. 60/60μm

■市場動向

インターポーザ基板市場は現在、PC、携帯電話、ゲーム機、車載電子機器、家電等々への適用が拡大し続けている半導体市場と同期して成長しています。

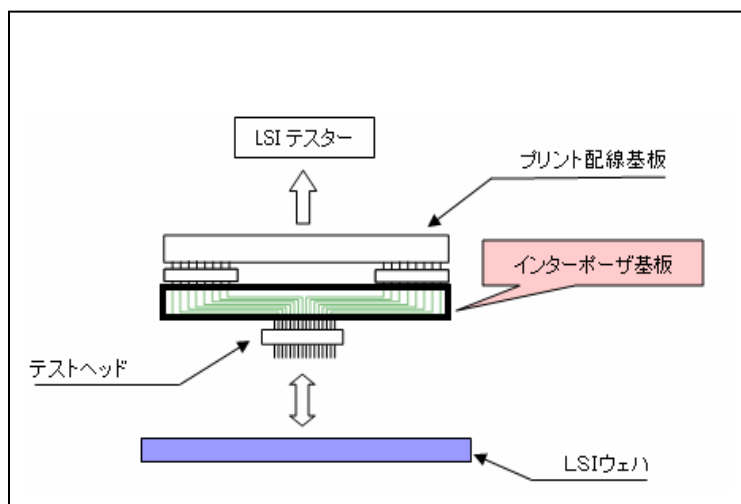
LSIが微細化、高集積化等、めまぐるしい進化を遂げる中で、半導体ウェハ検査用インターポーザ基板は、極小径・狭ピッチでウェハ上に設けられた接続端子をプローブで受け、三次元高密度内層配線によりピッチ拡大して後続のLSIテスターに接続する役目を持ち、今後のさらなる微細化の流れから、ますます重要な部品となることが予想されます。

またSiP※2など半導体実装技術の進化に伴い、ウェハレベルでの半導体選別工程の重要性が増していることも市場拡大の要因となっています。

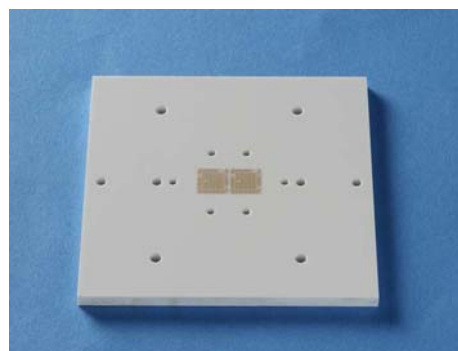
■今後の計画

当社では LTCC 製品の研究開発機能および量産機能を持つ『ヨコオ先端デバイスセンター』を開設し、本年4月よりLTCC事業の本格稼働をスタートさせましたが、当「インターポーザ基板製品」はLTCC事業における重要分野の一つと捉えており、市場獲得に向けた取り組みをより一層強めていく計画です。

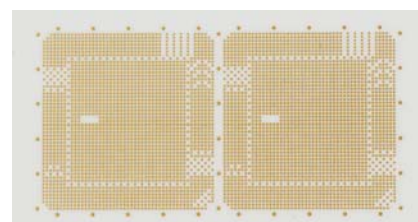
また、インターポーザ基板製品以外に、LTCC材料を用いた小型半導体用パッケージ・MEMS用パッケージやモジュール基板、アンテナ等の開発も行っており、順次これらを量産化していく計画です。



《半導体ウエハ検査用プローブカード》



《写真》LTCC インターポーザ基板



《写真》DUT 部拡大

《用語について》

※1：LTCC：Low Temperature Co-fired Ceramic 低温同時焼成セラミック
LTCC技術は積層セラミックスと銀導体との同時焼成を可能とするため、セラミックス内部に低損失な三次元RF回路を形成することができる。

※2：SiP：System in Package システム・イン・パッケージ

複数のLSIチップで拡散プロセスが異なる場合、これを1つのLSIチップに纏めることは技術的・コスト的に困難が伴う。むしろおのおののチップを最適化された拡散プロセスで製造し、複数のLSIチップを1パッケージ内で重ねて実装・配線することで、高度な機能を持つLSIを実現する実装技術。

★本件に関する問い合わせ先

CED事業部

TEL：03-3916-3115

以上